

Requested Patent: JP10133165A
Title: COLOR LIQUID CRYSTAL DISPLAY DEVICE ;
Abstracted Patent: JP10133165 ;
Publication Date: 1998-05-22 ;
Inventor(s): TAMAI KIYOSHI; HIRAI YOSHINORI; FUKUI TAKESHI ;
Applicant(s): HIROSHIMA OPT KK;; OPTREX CORP;; ASAHI GLASS CO LTD ;
Application Number: JP19960290624 19961031 ;
Priority Number(s): ;
IPC Classification: G02F1/133; G02F1/133; G02F1/1335; G02F1/1343; G09F9/35 ;
Equivalents: ;

ABSTRACT:

PROBLEM TO BE SOLVED: To enable high-speed and high-contrast display by completely deriving the performance of a multi line addressing(MLA) method and a high-speed liquid crystal display element.SOLUTION: This color liquid crystal display device is arranged with liquid crystal having Delta ϵ psi

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-133165

(43)公開日 平成10年(1998)5月22日

(51)Int.Cl.⁶

G 02 F 1/133
1/1335
1/1343
G 09 F 9/35

識別記号

5 0 0
5 4 5
5 0 0
1/1343
G 0 9 F 9/35

F I

G 0 2 F 1/133
1/1335
1/1343
G 0 9 F 9/35

審査請求 未請求 請求項の数 5 OL (全 16 頁)

(21)出願番号

特願平8-290624

(22)出願日

平成8年(1996)10月31日

(71)出願人 000167783

広島オプト株式会社

広島県三次市四拾貫町91番地

(71)出願人 000103747

オプトレックス株式会社

東京都文京区湯島3丁目14番9号

(71)出願人 000000044

旭硝子株式会社

東京都千代田区丸の内2丁目1番2号

(72)発明者 玉井 喜芳

神奈川県横浜市神奈川区羽沢町1150番地

旭硝子株式会社中央研究所内

(74)代理人 弁理士 泉名 謙治

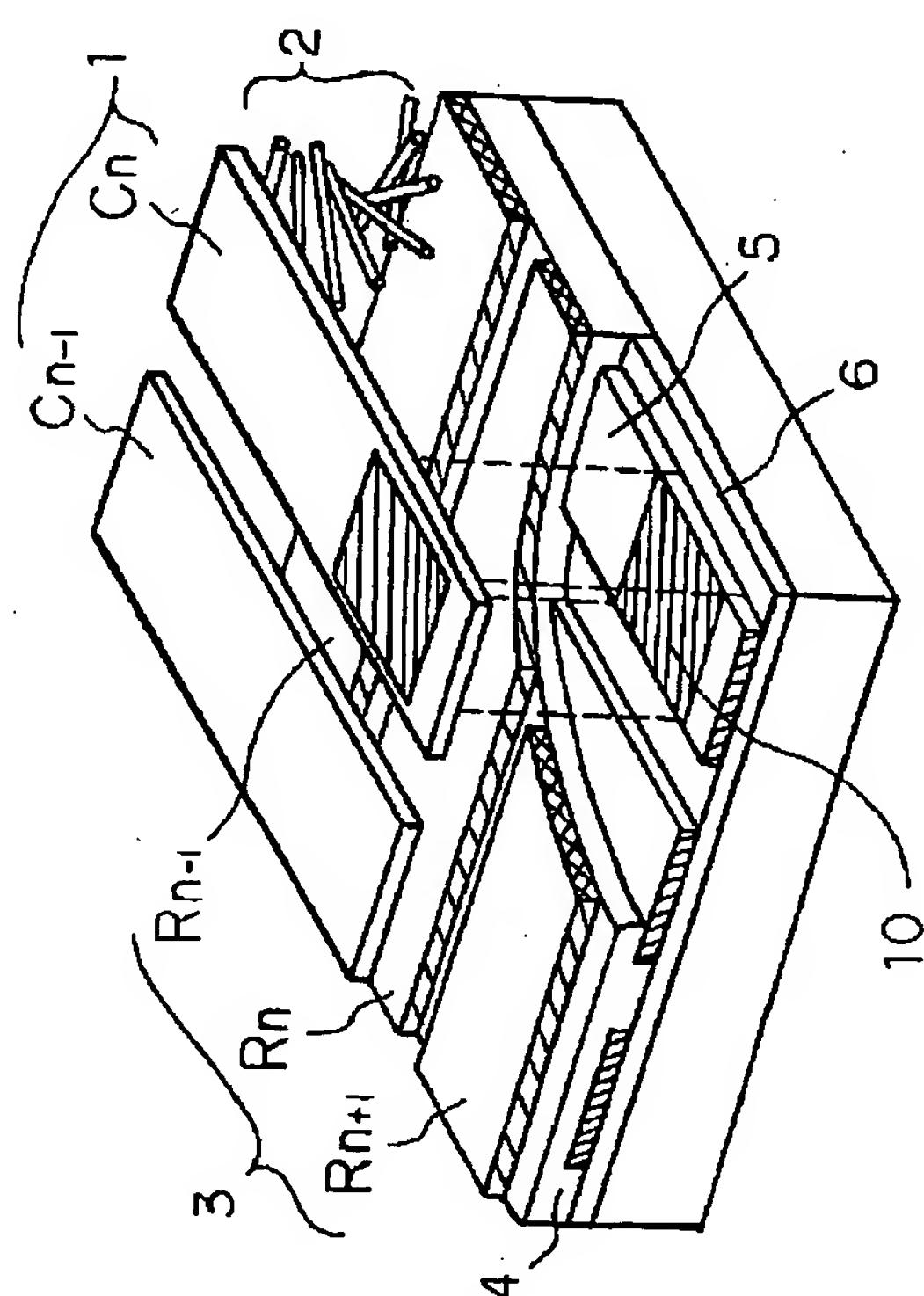
最終頁に続く

(54)【発明の名称】 カラー液晶表示装置

(57)【要約】

【課題】ゴースト表示を改善する。

【解決手段】行電極1と列電極3の間に $\Delta \epsilon > 0$ であり誘電率(垂直)が4.5の液晶がツイスト角 $\theta = 240^\circ$ に配置され、導電層6、カラーフィルタ5、被膜層4が順に形成され、カラーフィルタ5の下面から被膜層4の上面までの厚みが $3.5 \mu m$ 、列電極3と導電層6との重なり合う面積が画素の面積の50%以上とされ、複数ライン同時選択駆動法が用いられるカラー液晶表示装置。



【特許請求の範囲】

【請求項1】マトリックス状に配置された行電極と列電極の間に、誘電異方性が正であり誘電率(垂直)が4.5以下の液晶がツイスト角 $\theta = 100 \sim 360^\circ$ の液晶層として配置され、行電極と列電極とに挟持された一つの画素に対応してカラーフィルタが設けられ、カラーフィルタを覆うように被膜層が設けられ、カラーフィルタの下地側に導電層が設けられ、カラーフィルタの下面か

$$\epsilon_{\text{平行}} \times S_{\text{PIX}} / d_{\text{LC}} > \epsilon_{\text{ALL}}$$

$\epsilon_{\text{parallel}}$: 液晶(平行)の誘電率

ϵ_{ALL} : 被膜層及び画素部分の液晶層の総合の誘電率

S_{PIX} : 画素の面積

S_{OVER} : 画素中の駆動電極(行電極もしくは列電極)と下地側の導電層との重なり面積

d_{LC} : 液晶層のギャップ

d_{ALL} : カラーフィルタ下面から被膜層の上面までの厚み

【請求項3】N本(Nは200以上の整数)の行電極と複数の列電極とが配置され、行電極はL本ごと(Lは2、3又は4)のサブグループに分割され、そのサブグループが一括して選択され、L行M列の選択直交行列(A)の選択列ベクトル(A1, A2, A3, A4)を時系列で展開した信号に基づく行選択電圧が行電極に印加されてなる請求項1又は2のカラー液晶表示装置。

【請求項4】カラーフィルタが電着法、もしくは電着レジスト法によって形成されてなる請求項1、2又は3のカラー液晶表示装置。

【請求項5】液晶層のギャップ $d_{\text{LC}} = 4 \sim 6 \mu\text{m}$ 、ツイスト角 $\theta = 220 \sim 260^\circ$ とした請求項1、2、3又は4の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は複数ライン同時選択駆動法(Multi Line Addressing、マルチ・ライン・アドレッシング、以下、MLA法と略す。例えば、特開平6-27907号公報、US5262881明細書、又は特開平8-234164号公報等参照。)によるマルチプレックス駆動を用いた単純マトリックス型カラー液晶表示装置の改良に関する。

【0002】特に、カラーフィルタを液晶セル内に設け、高速・動画表示を行う超ねじれネマティック(スーパーツイスティドネマティック、以下STNと略す)型カラー液晶表示装置の新規な構造、及び駆動法について説明を行う。

【0003】

【従来の技術】高度情報化時代の進展にともない情報表示媒体の需要はますます高まっている。種々の用途、使用に応じてさまざまな表示装置が用いられているが、液晶表示装置は薄型、軽量、低消費電力など長所を有し、

ら被膜層の上面までの厚みが3.5~7μmに設けられ、行電極もしくは列電極のうちの導電層に近設された一方と導電層との重なり合う面積が画素の面積の50%以上とされ、複数ライン同時選択駆動法によって液晶層が駆動されるカラー液晶表示装置。

【請求項2】式(1)の関係を満足する請求項1のカラー液晶表示装置。

【数1】

$$\epsilon_{\text{parallel}} \times S_{\text{OVER}} / d_{\text{ALL}} \cdots \cdots \cdots \text{式(1)}$$

半導体技術を用いた駆動回路との整合性もよく、さらに広く普及すると考えられる。

【0004】現在、液晶表示装置のなかでも、STN型液晶表示装置、及び薄膜トランジスタを各画素に設けたアクティブマトリックス液晶表示装置(以下、TFTと略記する。)が主流となっている。両者を比較するとSTNはTFTに比べて製造工程が簡素であり、一定の歩留と良好な生産性を安定して維持でき、また、コストパフォーマンスがよいことが長所である。

【0005】近年、特に高密度情報端末の仕様に適合するため、液晶表示装置の画面の大型化、高精細化、大容量表示、高速表示、及び高品質のカラー表示化が求められるようになり、それを実現するための探索が始まっている。従来、STNで大容量表示をするためには線順次マルチプレックス駆動が用いられる。この駆動法は各行電極を1本ずつ順次選択するとともに、列電極を表示したいパターンと対応させて選択するもので、1順して全行電極が選択されることによって一画面の表示を終える(以下、本発明では走査電極を行電極と呼び、データ電極を列電極と呼ぶ。)。

【0006】図10に単純マトリックス液晶表示装置の電極マトリックスと駆動方向との関係を示す。列電極である $C_1, C_2, C_3, \dots, C_{n-2}, C_{n-1}, C_n$ と行電極 R_4, R_5, R_6 がマトリックスを形成し、その交点に等価的にコンデンサとみなされる液晶が配置される。そして、行電極の選択、つまり各行電極に電圧を印加していく方向は R_4 から R_6 である。この際、駆動電圧波形が電極の位置に応じて変化する様子を図11に示す。

【0007】線順次駆動法は広く用いられているが、その表示容量が大きくなるにつれて、フレーム応答と呼ばれる問題が起こる。線順次駆動法では、選択時には比較的大きく、非選択時には比較的小さい電圧が画素に印加される。この電圧比は一般に行ライン数が大きくなるほど、つまり高デューティ条件での駆動になるほど大きくなる。

【0008】このため、電圧比が小さいときには電圧実効値に応答していた液晶が印加波形そのものに応答するようになる。すなわち、フレーム応答は選択パルスでの振幅が大きいためオフ時の透過率が上昇し、選択パルスの周期が長いためオン時の透過率が減少し、結果として

コントラストの低下を引き起こす現象が発生する。

【0009】このフレーム応答の発生を抑制するためには、用いるフレーム周波数を高くして選択パルスの周期を短くする方法が知られているが、これには重大な欠点がある。つまり、フレーム周波数を高くすると、印加波形の周波数スペクトルが高くなり、表示の不均一を引き起こし、消費電力が上昇する。したがって選択パルス幅が狭くなりすぎると防ぐことを目的として、フレーム周波数を上げることは制限がある。このように周波数スペクトルを高くせずに、フレーム応答を解消することが重要となった。

【0010】この問題を解決するために、複数の行電極（選択電極）を同時に選択する上記のMLA法と呼ばれる駆動法が提案された。この方法は複数の行電極を同時に選択し、かつ、列方向の表示パターンを独立に制御できる方法であり、選択幅を一定に保ったままフレーム周期を短くできる。すなわちフレーム応答を抑制した高コントラスト表示ができる。

【0011】MLA法においては、列表示パターンを独立に制御するために、同時に印加される各行電極には一定の電圧パルス列が印加される。複数のラインを同時に選択するこのMLA法では、複数の行電極に同時に電圧パルスが印加されることになる。このとき、列方向の表示パターンを同時にかつ独立に制御するために、行電極には各々極性の違うパルス電圧が印加される必要がある。

【0012】行電極には極性を持つパルスが何回か印加され、列電極にはデータに応じた電圧が印加される。こうして、全体として各画素にはオン、オフに応じた実効電圧が印加される。

【0013】この各行電極に印加される選択パルス電圧群はL行K列の行列（これを以後、選択行列（A）という）として表せる。選択パルス電圧系列は互いに直交なベクトル群として表せるため、これらを列要素として含む行列は直交行列となる。このとき行列内の各行ベクトルは互いに直交である。行の数Lは同時選択行本数に対応し、各行はそれぞれのラインに対応する。

【0014】例えば、L本の選択ラインの中のライン1には、選択行列（A）の1行目の要素が適応され、1列目の要素、2列目の要素の順に選択パルスが印加される。本明細書では、選択行列（A）の表記において、1は正の選択パルスを、-1は負の選択パルスを意味することとする。選択行列（A）の代表的な例としてアダマール行列を図4に示す。図4（a）は4行4列のもの、図4（b）は8行8列のもの、図4（c）は8行8列のものの第1行を除いた7行8列のものである。

【0015】列電極には、この行列の各列要素及び列表示パターンに対応した電圧レベルが印加される。すなわち、列電極電圧系列はこの行電極電圧系列を決める行列と表示パターンによって決まる。

【0016】列電極に印加される電圧波形のシーケンスは以下のように決定される。図3はその概念を示した説明図である。4行4列のアダマール行列を例にとって説明する。列電極i及び列電極jにおける表示データが図3（a）に示したようになっているとする。列表示パターンは図3（b）に示すようにベクトル（d）として表される。ここで列要素が-1の時はオン表示を表し、1はオフ表示を表す。

【0017】行電極に、行列の列の順に順次行電極電圧が印加されていくとすると、列電極電圧レベルは図3（b）に示すベクトル（v）のようになり、その波形は図3（c）のようになる。図3（c）において縦軸、横軸はそれぞれ任意単位である。

【0018】部分ライン選択の場合、液晶表示素子のフレーム応答を抑制するために、1表示サイクル内で分散して電圧印加されることが好ましい。具体的には、例えば、1番目の同時選択される行電極群（これを以下、サブグループという）に対するベクトル（v）の第1番目の要素が印加された次には、2番目の同時選択される行電極群に対するベクトル（v）の第1番目の要素が印加され、以下同様のシーケンスをとる。

【0019】したがって、実際に列電極に印加される電圧パルスシーケンスは、電圧パルスを1表示サイクル内でどのように分散するか、また同時選択される行電極群に対してそれぞれどのような選択行列（A）が選ばれるかによって決定される。

【0020】

【発明が解決しようとする課題】MLA法においては、表示フレーム内で行ラインあたり1つだった選択波形（従来の駆動法）に代わり、複数の選択波形を印加する。そのため非選択期間であるタイムインターバルに、選択波形が印加されるゴーストは、複数のラインが同時に選択されたために複数ライン分のゴーストが見えやすく、従来の駆動法よりもゴーストが視認しやすい。この非選択期間に選択波形が印加される要因は、行波形の波形ひずみ、及び行波形の印加時に隣接行電極に印加される微分波形である。

【0021】図11を参照して説明する。図10のような構成のマトリックス電極のうち、列電極の位置（C₁、C_n）における行電極の駆動電圧波形を模式的に示す。図中、破線が実際の駆動電圧波形を示す。+VRと-VRは駆動電源電位、VMは中間電位（ゼロ電位）である。同じ行電極でも、列電極の二か所の位置で、駆動波形が変化している様子が示されている。C₁の位置では矩形波からそれほど変化していないが、C_nの位置ではかなり変化している。

【0022】次に、図12を参照して、マトリックス電極間の相互作用によるゴーストの発生状態を説明する。ある列電極（C_n）に対応し、かつ連続する三つの行電極R₄、R₅、R₆を想定する。各行電極の駆動波形

(パルス)の立ち上がりと立ち下がりのタイミングで、急峻な電圧変化に誘起された微分波形が隣接する行電極上に現れる。この微分波形とは液晶層に直接作用し得る駆動電圧であって、隣接する行電極にとっては不要なノイズ波形である。

【0023】図中、 dV_1 、 dV_2 、 dV_3 、 dV_4 が微分波形である。 dV_1 は行波形の立ち上がりで発生し、次の行(+1)に現れる。 dV_2 は行波形の立ち下がりで発生し、次の行に現れる。 dV_3 は行波形の立ち上がりで発生し、前の行(-1)に現れる。 dV_4 は行波形の立ち下がりで発生し、前の行(-1)に現れる。これらの微分波形が、ある行波形自身の波形なまりと重畠され、液晶層に実効的に作用し、視認できる光学変化(光透過率の変化)を起こす原因となる。

【0024】MLA法においては、上記のゴーストと呼ばれる特殊なクロストークが存在する。ゴーストとは、ある画像がその近傍の場所にうっすらと表示されてしまう現象であり、TVの電波障害によるゴーストと同様に二重像となって見える。特に、最近広く用いられているパソコンなどのウインドウ・パターン表示などを行う場合、上記のクロストーク現象が強く生じ、カラー液晶表示装置での表示上の大きな問題となつた。

【0025】例えば、クロストークの影響が顕著な場合となって現れるのが、図2のようなウインドウ表示を行ったときである。ウインドウ表示の外枠の上部の背景部(領域A)に表示むらが出現する。このとき領域A<領域Bという輝度差が表示むらとなって現れる。

【0026】このMLA法におけるゴーストは、選択波形、つまり行波形の波形歪みに起因する。本来、非選択期間であるべきタイムインターバルに、選択波形がかしまるために生ずる現象であり、MLA法においては、複数のラインが同時に選択されるために複数ライン分のゴーストが見えてしまい、従来の駆動法よりもゴーストが視認しやすい構成を有している。

【0027】つまり、従来の線順次駆動法(以下、APT法と呼ぶ。)でも同様のことが発生しているが、行の選択が1ライン単位であるのでゴーストも1ライン分しか生じない。したがって、若干の像のにじみ(すなわち解像度の低下)という程度に発現するだけなので、「二重像」には見えない。したがって、APT法では、ゴーストはほぼ観察されないとあってよい。

【0028】この課題を解決する一つの手段として、上記の特開平8-234164号公報で、クロストークを低減するMLAの駆動方法が提案された。直交行列を最適化しパターンにより信号電圧波形が大きく変化することによりクロストークの低減が達成可能であることが示された。

【0029】しかし、最近の動画を含むマルティメディア対応、パソコンのウインドウズ表示などのように、高解像度で高品位の画像を提供する高度な表示システムを

構築するには、駆動系、液晶セル構造、液晶材料、回路設計を統合したより高度な画質改善が必要であることがわかった。

【0030】このゴースト発生の第1の要因である波形ひずみは、用いる駆動波形の特徴、負荷(液晶容量と電極抵抗など)及び液晶層に対する駆動系の能力、即ち電流供給電源に起因し、それらが互いに相互作用し実際に画素に印加される電圧が決定される。

【0031】また、第2の要因である微分波形とは、上述したように行波形の印加時に隣接行電極に印加される微分波形のことであり、それが大きければ、ゴースト低減は困難である。つまり微分波形の減少が、ゴースト低減の本質的課題である。本発明者らは液晶表示装置の構造とその駆動原理を解析し、新たな知見を得た。

【0032】すなわち、液晶表示素子に選択波形を印加する場合、行電極に選択波形を印加する。この際、選択行電極と隣接行電極間にカップリングが発生し、隣接行電極に微分波形が印加される。つまり隣接行電極に印加される微分波形を低減させるためには、行電極と隣接行電極間のカップリングを減少させればよい。このように、行電極と隣接行電極間のカップリングが、液晶容量と行電極と隣接行電極間の容量の比に起因することを見出した(図13参照)。

【0033】表示機能を担う液晶層2(等価的に C_{LC} と R_{LC} の並列回路で表される)以外に、カラーフィルタと被膜層4の下地層8(等価的に C_x と R_x の並列回路で表される)が直列接続されている。電荷は下側の等価回路を通じて流れ出る。ここで、カラーフィルタを備えたカラー液晶表示装置の一般的な構成を図8の模式図に示す。電極付き対向ガラス基板上に各構成要素が設けられている。

【0034】列電極1、液晶層2、行電極3、被膜層4、カラーフィルタ(CF)5、導電層6が示されている。その他に、表側及び裏側配向膜、シール材、表面保護膜などがそれぞれ備えられている。なお、配向膜のように実質的に無視し得るか、全体として十分に近似できる構成要素については省略して考察する。

【0035】このSTNにおいて、ある行電極に選択波形を印加すると、その行電極と隣接行電極間には被膜層(主としてカラーフィルタの上面側を平坦化させる目的で用いられ、平坦化層とも呼ばれる。)、及び導電層を通じて容量が発生する。特にカラーフィルタの下地側(液晶と反対側)に導電層が形成されている場合には、容量発生が著しい。

【0036】その場合、液晶容量と比較して行電極と隣接行電極間の容量が同程度となり、行電極に選択波形を印加する際、行電極と隣接行電極間の容量起因の微分波形が大きくなる。そのため、低い誘電率の液晶を用いることや、低抵抗の透明電極を形成することによって負荷を低減し、行波形ひずみを低減しても、ゴーストの発生

が低減されない。

【0037】したがって、ゴーストを低減するには、行電極と隣接行電極間に発生する容量を液晶容量に対して小さく設定し、行電極と隣接行電極間のカップリングによる微分波形を減少させが必要である。

【0038】ここで、液晶層の状態変化を利用して、表示を実現するカラー液晶表示装置、特にSTNなどの単純マトリックス駆動方式において、負荷として作用する液晶層自身の挙動に詳しく述べる。

【0039】液晶は上述したように、容量負荷と抵抗負荷の直列結合として近似される。前者は液晶容量（オフ時とオン時）、後者は電極抵抗によるものである。表示面積、表示の解像度はこれらの負荷と強く関与し、面積が大きくなると容量負荷の増大により高周波特性が悪化し、波形歪みが増えクロストークは増大する。

【0040】また、解像度が高くなると駆動の高周波成分が増大することにより、こちらも、クロストークの増大につながる。一般に、現実的に問題となるのは、対角9インチサイズ以上、表示本数が200走査ライン以上（2画面駆動の時は400ライン以上に対応）の場合である。

【0041】また、解像度が高くなると、必要な行電圧（振幅値）が増大するため、使用できる駆動用ドライバ一回路の実現性（主に、半導体IC技術における技術限界、例えば耐圧、電流値、スイッチング速度、消費電力など）から駆動電圧を下げる必要があり、クロストーク条件はますます厳しくなる一方であった。

【0042】そのため、透明電極の抵抗値の方を低下させる手段が用いられてきたが、光学的に透明性を保ったまま電気抵抗値を下げることはかなり限界に近づいてき

$$\epsilon_{\text{parallel}} \times S_{\text{PIX}} / d_{\text{LC}} > \epsilon_{\text{ALL}} \times S_{\text{OVER}} / d_{\text{ALL}} \dots \dots \dots \text{式(1)}$$

$\epsilon_{\text{parallel}}$: 液晶（平行）の誘電率

ϵ_{ALL} : 被膜層及び画素部分の液晶層の総合の誘電率

S_{PIX} : 画素の面積

S_{OVER} : 画素中での駆動電極（行電極もしくは列電極）と下地側の導電層との重なり面積

d_{LC} : 液晶層のギャップ

d_{ALL} : カラーフィルタ下面から被膜層の上面までの厚み

【0047】また、請求項3の発明は、N本（Nは200以上の整数）の行電極と複数の列電極とが配置され、行電極はL本ごと（Lは2、3又は4）のサブグループに分割され、そのサブグループが一括して選択され、L行M列の選択直交行列（A）の選択列ベクトル（A1, A2, A3, A4）を時系列で展開した信号に基づく行選択電圧が行電極に印加されてなる請求項1又は2のカラー液晶表示装置を提供する。

【0048】また、請求項4の発明は、カラーフィルタが電着法、もしくは電着レジスト法によって形成されて

ている。また、生産コスト上昇と性能のばらつきを引き起こし、汎用品の製造に適さないことは明らかである。一般的に波形ひずみの低減は、負荷の低減（液晶誘電率低下、電極抵抗減少等）や外部供給電源の強化により改善されるが、本発明では電気的に複雑な関係を持つカラー液晶表示装置の各部の構造、及び駆動法の諸パラメータを適切に組み合わせることにより、その解決を得ようとする。

【0043】

【課題を解決するための手段】本発明においては、MLA法を用いたカラー液晶表示装置であって、高品位の画像を提供するために、ゴーストの発生の要因の一つである微分波形を低減するの最適構成を示すものである。

【0044】すなわち、請求項1の発明は、マトリックス状に配置された行電極と列電極の間に、誘電異方性が正であり誘電率（垂直）が4.5以下の液晶がツイスト角 $\theta = 100 \sim 360^\circ$ の液晶層として配置され、行電極と列電極とに挟持された一つの画素に対応してカラーフィルタが設けられ、カラーフィルタを覆うように被膜層が設けられ、カラーフィルタの下地側に導電層が設けられ、カラーフィルタの下面から被膜層の上面までの厚みが3.5~7μmに設けられ、行電極もしくは列電極のうちの導電層に近設された一方と導電層との重なり合う面積が画素の面積の50%以上とされ、複数ライン同時選択駆動法によって液晶層が駆動されるカラー液晶表示装置を提供する。

【0045】また、請求項2の発明は、式(1)の関係を満足する請求項1のカラー液晶表示装置を提供する。

【0046】

【数2】

なる請求項1、2又は3のカラー液晶表示装置を提供する。

【0049】また、請求項5の発明は、液晶層のギャップ $d_{\text{LC}} = 4 \sim 6 \mu\text{m}$ 、ツイスト角 $\theta = 220 \sim 260^\circ$ とした請求項1、2、3又は4の液晶表示装置を提供する。

【0050】上記の発明において、例えば、 $d_{\text{ALL}} \geq 3.5 \mu\text{m}$ 、 $\epsilon_{\text{ALL}} \leq 4.5$ 、 $S_{\text{PIX}} \times 0.5 < S_{\text{ALL}}$ とすることで微分波形を減少できる。好みしくは、 $d_{\text{ALL}} \geq 3.8 \mu\text{m}$ 、 $\epsilon_{\text{ALL}} \leq 4.0$ 、 $S_{\text{PIX}} \times 0.7 < S_{\text{ALL}}$ である。また、重なり合う面積比は70%以上、さらには80%以上が好ましい。

【0051】ゴーストを低減させるためには、行波形の波形ひずみの減少と、行波形を印加時に隣接行電極に印加される微分波形の低減が必要となるが、MLA法の特徴を生かし、かつクロストーク低減を達成するには、波形ひずみに影響を与える液晶容量は上記の式(1)の条件を満たす場合がさらに好ましい。また、後述する表4の基本構成を備えることが必要である。

必要があり、容量負荷の増大につながるからである。

【0069】これらより、MLA法の特徴を生かし、かつクロストーク低減を達成できる構成を考察する。この際、MLA法の駆動波形と負荷としての液晶セルの好ま

しい構成を同時に考える。表3に主要な因子を示す。

【0070】

【表3】

- (3) 同時選択数 $L \dots L$ が増大しすぎると列電圧上昇により、列方向のクロストーク制御が困難になる。逆に、列電圧は $(L)^{0.5}$ に反比例して減少する。
- (4) 液晶負荷 \dots 同時選択により最大電圧は低減し、容量負荷を減ずることが可能となる。ただし、小さくしすぎると列電圧の増大によりかえってクロストークは悪化する。

【0071】(3)と(4)とのトレードオフ関係は、MLA法における駆動方式と液晶負荷に最適点が存在することを意味している。本発明では、これらの関係を理論的に考察し、ならびに実験的に検証し、以下のような結論に達した。

【0072】MLA法によりクロストーク低減は可能で、それは次の表4の(a)、(b)、(c)の3つの条件を満たす場合である。

【0073】

【表4】

- (a) MLA法の同時選択数は、2、3、4のいずれかとする。
 - (b) 誘電率異方性 = 3.5 ~ 6.5 (従来の液晶よりかなり小さい)。
 - (c) 液晶の垂直方向の誘電率を4.5以下とする。
-
- (d) 駆動波形の極性反転周期Sを、1/2フレーム長以下とする。

【0074】表4の(a)、(b)、(c)の基本構成により、従来のSTNに比べて、3~5割の容量負荷低減となり、透明電極を著しく低抵抗化することなくクロストーク全体が低減できるのである。

【0075】さらに、好ましくは、表4の(d)駆動波形の極性反転周期Sを、1/2フレーム長以下とすることが有効である。これは波形の周波数成分を中間的な周波数領域に設定するためである。最後の条件は、上記の式(2)の関係を満たすことを意味する。

【0076】この構成は、特に高速応答を要求される場合に有効である。高速応答を達成するには、液晶自体の粘性を下げるとともに液晶に対する基板からの界面規制力を強めて高速化するのが一般的であるが、この規制力の増加は、すなわち、液晶セルのギャップを低減することであり、容量負荷の増大につながる。ギャップの低減は駆動電圧そのものはほとんど変えないので、負荷の増大にともなうクロストーク増加が非常に顕著になる。

【0077】本発明の構成では、駆動電圧の絶対値と負荷の大きさとを最適化したので、このように液晶セルのギャップを低減した条件下で表示を高速化するためのマージンを大きくとれる。例えば、他のパラメータが等しい場合、従来のカラー液晶表示装置の構成ではギャップdが $6.5\mu m$ 、誘電率異方性 $\Delta\epsilon = 9$ ($\epsilon_{\text{垂直}} = 4.0$)であった。MLA法と液晶セルの細部構成とを組み合わせた本発明のもとでは、ギャップdを $4.5\mu m$ 、誘電率異方性 $\Delta\epsilon = 4.5$ ($\epsilon_{\text{垂直}} = 4.0$)と設定で

きる。

【0078】したがって、負荷の低減（最大負荷は約6%低下）と、最大電圧（行電圧）の低減（4ライン同時選択の場合、約30%低下）と、高速化（応答時間を約50%低下できる）の全てが同時に達成できる。

【0079】特に、液晶セルのギャップdが $4 \sim 6\mu m$ 、及びツイスト角 $\theta = 220 \sim 260^\circ$ の範囲において、用いる液晶の物性値を ϵ （垂直） ≤ 4.5 、 $\Delta\epsilon = 3.5 \sim 6.5$ とすることが好ましい。さらには、 $\Delta\epsilon = 4.0 \sim 6.0$ がより好ましい。

【0080】また、当然ながら、MLA法の本来的な効果であるコントラスト比の増大が同時に達成され、従来は、20:1~30:1程度であったが、本発明ではコントラスト比（オンとオフの輝度比）は40:1以上が可能となった。

【0081】このように、MLA法の駆動波形と、それに適合したカラー液晶表示素子の構成により、従来の駆動方式と液晶表示素子構成の場合よりも、高コントラスト、高速を達成したうえで、さらに、低クロストーク、電源最大電圧の低減が達成される。このことは、高い生産性で製品を供給できることを意味し、かつ、製品の性能も低消費電力であって、かつ従来よりも高品位の画像が提供できることを意味する。

【0082】本発明においては、上記のような負荷要件を採用するため、従来とは異なるバイアス比での駆動が可能となる。ここで、バイアス比とは、行電圧/列電圧

の最大値で定義され、既に述べた最適バイアスでは、 $(N)^{0.5} / L$ となる。APT法では、列電圧が極端に高くなるため、一般にバイアス比は最適バイアスより小さくして用いるのが普通であるが、MLA法ではその波形の特徴より、むしろこの電圧比を最適バイアスより大きくして使うことが好ましい。

【0083】その理由は次の2点である。(1) APT法ではフレーム応答があるのでバイアスは小さくした方がコントラストが高いがMLA法では方式そのものでフレーム応答を抑制していること。(2) MLA法では行電圧がAPT法よりも低いこと。

【0084】したがって行電圧の電圧振幅 V_r と列電圧の最大電圧 $V_c(\max)$ が、式(2)の関係を満たすことが本発明のカラー液晶表示装置においてより高品位な画像を得るためにより好ましい条件である。

【0085】本発明の駆動法は、公知のMLA用の回路を使って簡単に実現できる。例えば、階調方式としてFRCを用いる場合、空間変調FRCは、初段の多ビットデータをメモリに格納する前段にいれて、FRC後の1ビット(1フレーム)データをメモリに格納し、それを順次読み出しMLA演算により列電極電圧波形を計算してもよい。あるいは、多ビットデータのままメモリに格納し、列電圧演算の前段で空間変調FRCのテーブルとの参照により1ビットのFRCデータとしてもよい。

【0086】空間変調テーブルは、ROMに格納して順次読み出して用いればよいが、論理回路での構成も簡単に実現できる。これらの回路により演算された列電圧波形を複数の電圧レベルをもつ列信号ドライバに入力し液晶に電圧を印加することにより表示が達成される。

【0087】なお、本発明のカラー液晶表示装置の階調表示手法としては、上記のFRC以外に、AM(Ampitude Modulation: 振幅変調)、PWM(Pulse Width Modulation)などの手法を使用できる。階調の表示時には、一般には駆動波形が複雑化するためにクロストークが増大したり、電圧の変動による階調のずれが発生したりするが、本発明においてはクロストーク低減が達成されるために、階調表示時にもその表示品位を損なうことなく細やかな階調が実現できる。

【0088】次に、本発明におけるカラーフィルタの構造、及びMLA法による駆動法との関係について説明する。LCDのカラーフィルタとして一般に用いられるものとして顔料分散型カラーフィルタとクロムのブラックマスクを組み合わせたものが知られている。この場合、駆動電極の一方に近設された導電膜はクロムのブラックマスクが該当する。しかし、画素とブラックマスクとの重なり面積がかなり小さくすむので、視認できるようなゴーストはほとんどなく、実質的に使用できることになる。基本的な構成の断面図を模式的に図9に示す。電極の重なりが少ないことがわかる。

【0089】しかし、近年採用されるようになってきた電着法のカラーフィルタはその生産性のよさ、通常用いられる範囲での良好な発色性能などの特徴が評価されてきている。この場合、画素の形成方法上、画素の下方にITOを配置した構造を持っている。この場合、駆動電極と重なり合う導電層として電着用ITOが配置されているので、駆動状態に影響を与える電気的効果が無視できなくなる。電着カラーフィルタの場合、形成プロセスにもよるが、電極の重なり面積は50~100%程度となる。

【0090】図5に画素部分の模式的な一部平面図を示し、切断線P-P'における断面を図6に模式的に示す。 L_R は行電極1の幅、 L_C は列電極3の幅、 S_{pix} は電極の交差面積、 S_{over} はカラーフィルタと導電層6との重なり合う面積を示す。図6、図8、図9において、列電極1、液晶層2、行電極3、被膜層4、カラーフィルタ5、導電層6が備えられていることが示されている。また、図13にその断面方向における等価回路図を模式的に示す。基本的に、コンデンサと抵抗の並列回路が継続された構造とみることができる。図面の上側が液晶層2に相当し、下側がカラーフィルタと被膜層が一体化した下地層8に相当する。

【0091】この電極の重なり面積が大きければ、原理的にゴーストが強く生じる方向にあり、表示装置として所望の性能を得られないことになる。しかし、本発明では、用いる液晶の物性値、及び液晶セルの構造を最適化することにより、ゴーストを抑制しつつ、電着カラーフィルタを用いたカラー液晶表示装置を得ることができる。

【0092】まず、電着レジスト法によるカラーフィルタの製造工程に応じた、液晶セルの各断面図を図7に模式的に示す。分図(A)は、基板上にITO及びレジストが形成された状態を示す。分図(B)ではレジストのパターニング、露光、現像、剥離を示す。

【0093】以下同様に、分図(C)では、赤色(R)のカラーフィルタを電着で形成した状態を示す。分図(D)では、緑色(G)のカラーフィルタを電着で形成した状態を示す。分図(E)で、3色のカラーフィルタが全て形成された状態を示す。この際、ITOが電着の電極として機能する。また、平坦化膜として機能する被膜層4がカラーフィルタ5を覆うように形成される。

【0094】分図(F)では、完成したRGBのカラーフィルタの層、及び被膜層4の上にクロムなどの金属膜を形成した状態を示す。分図(G)では、RGBのカラーフィルタの領域のクロムを除去し、いわゆるブラックマスクを形成した状態を示す。電着レジスト法では、このように、パターニングのレジストを1回ごと塗布して、順次電着面を露出させ、RGB層を形成する。この方法では電着用のITOのパターニングが不要である。図1にその斜視図を示す。その構成は後述する実施例の

説明のなかで行う。

【0095】また、カラーフィルタの製造方法として、他に電着法(非レジスト法)がある。これは、ITOをパターニングし、順次電気的に選択して、RGBのカラーフィルタ層を形成していく。その構造の一部の斜視図を図14に示す。導電層6があらかじめカラーフィルタに対応してパターニングして形成される。本発明は、電着を用いるいずれの方法のカラーフィルタと組み合わせた場合でも有効である。以下、実施例を説明する。例1～4が本発明の実施例である。

【0096】

【実施例】

(例1) VGA ($640 \times 480 \times 3$ (RGB)) サイズのカラーSTNを上下2画面に分割し2画面駆動とした。1画面の行ラインは240であり、同時選択数 $L=4$ (すなわちサブグループ数=60) でMLA法の駆動を行った。表示画面のサイズは対角10.4インチサイズ、用いた透明電極はITOで、シート抵抗は 5Ω のものであった。

【0097】液晶セルの構造は液晶層のギャップが $4\mu m$ 、ツイスト角 $\theta=240^\circ$ 、液晶の誘電率は垂直が3.7、平行が9.0 ($\Delta\epsilon=+5.3$) のものを用いた。最大駆動電圧(V_r)は約16Vとした。バイアス比は最適バイアス $\times 1.2$ (3.9)とした。被膜層の厚みを $2.5\mu m$ 、カラーフィルタ厚みを $1.0\mu m$ とした。被膜層には日本合成ゴム社製のJSS-917 (品番名: アクリレート系及びエポキシ系モノマーの混合物で、誘電率は3.5～4.0である) を用いた。被膜層を含む画素部分(カラーフィルタと被膜層)の誘電率は4、画素中で占める面積は100%であった。

【0098】図1に本例の液晶セルの模式的な斜視図を示す。液晶セルは、表側偏光板、表側ガラス基板、表側配向膜(以上は図示を省略している)、図の上側の列電極1 (C_{n-1}, C_n, \dots マトリックスを構成する電極のうちの二本を示す)、液晶層2、図の下側の行電極3 (R_{n-1}, R_n, R_{n+1})、被膜層4、カラーフィルタ5(本例ではカラーフィルタを電着レジスト法で形成した)、導電膜6を備えている。さらに、裏側配向膜、裏側偏光板、裏側ガラス基板、シール材などを備えている。また、駆動系(図示を省略する)として、MLAコントローラ、TFT用の表示信号を受ける外部インターフェースが備えられている。

【0099】外部からはTFTインターフェース信号が供給され、外部インターフェース、MLAコントローラ(データ変換などを行う。また、FRC階調方式を採用したワンチップICである。)を経由し、行駆動ドライバー、列駆動ドライバーに駆動信号が与えられる。このようにして、MLA法によるカラー液晶表示装置の駆動が行われる。MLA法の駆動方式で用いた直交行列は、数5に示したものであり、階調表示はFRC方式を用い

た。

【0100】

【数5】

-1	1	1	1
1	-1	1	1
1	1	-1	1
1	1	1	-1

【0101】ウインドウズ上でビデオ表示を行ったところ、フリッカー、ゴーストがほとんど見られない繊細な階調表示が得られた。なおフレーム周波数は120Hzとして駆動し、コントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は50msであった。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.5%、1.0%であった。

【0102】(例2) 液晶セルの構造は液晶層のギャップが $4\mu m$ 、液晶の誘電率は垂直が3.7、平行が9.0 ($\Delta\epsilon=+5.3$) のものを用いた。最大駆動電圧(V_r)は約16Vとした。バイアス比は最適バイアス $\times 1.2$ (3.9)とした。被膜層の厚みを $2.5\mu m$ 、カラーフィルタ厚みを $1.0\mu m$ 、被膜層を含む画素の誘電率は4、画素中で占める面積は100%であった。

【0103】ウインドウズ上でビデオ表示を行ったところ、フリッcker、ゴーストがほとんど見られない繊細な階調表示が得られた。なおフレーム周波数は120Hzとして駆動し、コントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は50msであった。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.5%、0.5%であった。

【0104】(例3) SVGA ($800 \times 600 \times 3$ (RGB)) サイズのカラーSTNを上下2画面に分割し2画面駆動とした。1画面の行ラインは300であり、同時選択数 $L=4$ (すなわちサブグループ数=75) でMLA法の駆動を行った。表示画面のサイズは対角12.1インチサイズ、用いた透明電極はITOで、シート抵抗は 4Ω のものであった。

【0105】液晶セルの構造は液晶層のギャップが $5\mu m$ 、液晶の誘電率は垂直が3.5、平行が8.5 ($\Delta\epsilon=+5.0$) のものを用いた。最大駆動電圧(V_r)は約18Vとした。バイアス比は最適バイアス $\times 1.2$ (5.2)とした。被膜層の厚みを $2.5\mu m$ 、カラーフィルタ厚みを $1.0\mu m$ 、被膜層を含む画素の誘電率は4、画素中で占める面積は100%であった。

【0106】ウインドウズ上でビデオ表示を行ったところ、ゴーストがほとんど見られない繊細な階調表示が得られた。なおフレーム周波数は120Hzとして駆動し、コントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は65msであった。このとき波形

なまりと微分波形を測定したところ、印加波形に対して1.7%、0.9%であった。

【0107】(例4)液晶セルの構造は液晶層のギャップが $5\mu\text{m}$ 、液晶の誘電率は垂直が3.5、平行が8.5($\Delta\epsilon=+5.0$)のものを用いた。最大駆動電圧(V_r)は約18Vとした。なおバイアス比は最適バイアス×1.2(5.2)とした。被膜層の厚みを $5.5\mu\text{m}$ 、カラーフィルタ厚みを $1.5\mu\text{m}$ 、被膜層を含む画素の誘電率は4、画素中で占める面積は100%であった。

【0108】ウインドウズ上でビデオ表示を行ったところ、フリッカー、ゴーストがほとんど見られない繊細な階調表示が得られた。なおフレーム周波数は120Hzとして駆動し、コントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は50msであった。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.7%、0.4%であった。

【0109】(比較例1)被膜層の厚みを $1.0\mu\text{m}$ 、カラーフィルタ厚みを $1.0\mu\text{m}$ とした以外は例3と同様に構成し、駆動方法も例1と同様に駆動した。

【0110】ウインドウズ上でビデオ表示を行ったところ、繊細な階調表示が得られたが、ゴーストが極めて多く発生した。なおコントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は65msであった。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.7%、1.8%であった。

【0111】(比較例2)被膜層の厚みを $1.0\mu\text{m}$ 、カラーフィルタ厚みを $1.0\mu\text{m}$ 、画素中で導電層が占

める面積を75%とした以外は例1と同様に構成し、駆動方法も例1と同様に駆動した。

【0112】ウインドウズ上でビデオ表示を行ったところ、繊細な階調表示が得られたが、ゴーストが極めて多く発生した。なおコントラスト比50:1、応答時間(立ち上がり、立ち下がりの平均)は50msであった。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.7%、1.4%であった。

【0113】(比較例3)被膜層の厚みを $1.0\mu\text{m}$ 、カラーフィルタ厚みを $1.0\mu\text{m}$ とした以外は例1と同様に構成し、駆動方法は通常駆動法により駆動した。ウインドウズ上でビデオ表示を行ったところ、ゴーストの発生は小さいが、クロストークのレベルが例1より極めて悪いレベルであった。なおフレーム周波数は120Hzとして駆動し、コントラスト比30:1、応答時間(立ち上がり、立ち下がりの平均)は150msでありビデオ表示では強い残像が見られた。このとき波形なまりと微分波形を測定したところ、印加波形に対して1.7%、1.8%であった。

【0114】次に、各例の構成と表示特性の結果を表5と表6にまとめて示す。表中、 d_{LC} と d_{ALL} は厚みを示し単位は(μm)である。なお、これらの例において、カラーフィルタは電着レジスト法を用いたので、 $d_{ALL}=d_{OP}$ (被膜層の厚み)となっている。また、 B_R はバイアス・レシオを示し、 V_{MAX} は最大駆動電圧で単位は(V)である。

【0115】

【表5】

例	画面 サイズ	CF/ 被膜層	駆動 条件	液晶層	重なり 面積比	ITO 抵抗	表 示
1	VGA 640x240 x2画面x3 (RGB) 10.4"	電着レジスト $\epsilon_{ALL}=4.0$ $d_{CF}=1.0$ $d_{ALL}=2.5$	$B_t=3.9$ $L=4$ $V_{max}=16$	$d_{LC}=4.0$ $\epsilon_{\perp}=3.7$ $\epsilon_{//}=9.0$ $\Delta \epsilon=5.3$	S_{pix}/S_{ALL} =100%	5 Ω	◎
2	↑	電着レジスト $\epsilon_{ALL}=4.0$ $d_{CF}=1.5$ $d_{ALL}=5.5$	$B_t=3.9$ $L=4$ $V_{max}=16$	$d_{LC}=4.0$ $\epsilon_{\perp}=3.7$ $\epsilon_{//}=9.0$ $\Delta \epsilon=5.3$	S_{pix}/S_{ALL} =100%	5 Ω	◎
3	SVGA 800x300 x2画面x3 (RGB) 12.1"	電着レジスト $\epsilon_{ALL}=4.0$ $d_{CF}=1.0$ $d_{ALL}=2.5$	$B_t=5.2$ $L=4$ $V_{max}=16$	$d_{LC}=5.0$ $\epsilon_{\perp}=3.5$ $\epsilon_{//}=8.5$ $\Delta \epsilon=5.0$	S_{pix}/S_{ALL} =100%	4 Ω	◎
4	↑	電着レジスト $\epsilon_{ALL}=4.0$ $d_{CF}=1.5$ $d_{ALL}=5.5$	$B_t=5.2$ $L=4$ $V_{max}=18$	$d_{LC}=5.0$ $\epsilon_{\perp}=3.5$ $\epsilon_{//}=8.5$ $\Delta \epsilon=5.0$	S_{pix}/S_{ALL} =100%	4 Ω	○

【0116】

【表6】

比較 例	画面 サイズ	CF/ 被膜層	駆動 条件	液晶層	重なり面積比	ITO 抵抗	表 示
1	↑ (例3)	$d_{CF}=1.0$ $d_{DF}=1.0$	MLA	↑ (例3)	↑ (例3)	↑ 例3	×
2	↑ (例1)	$d_{CF}=1.0$ $d_{DF}=1.0$	MLA	↑ (例1)	↑ (例1)	↑ 例1	×
3	↑ (例1)	$d_{CF}=1.0$ $d_{DF}=1.0$	APT	↑ (例1)	↑ (例1)	↑ 例1	×

【0117】

【発明の効果】請求項1の発明は、複数ライン同時選択法(MLA)と高速液晶表示素子の性能を完全に引き出し、低クロストークの高速・高コントラスト表示を可能とした。そして、従来にない単純マトリクスでの動画・多階調表示を達成した。また、従来の駆動法に比して電源電圧の低減なども達成できた。

【0118】請求項2の発明では、MLA法における特定の駆動条件の液晶セルにおいて、より高品位の表示を得ることができた。

【0119】請求項3の発明では、容量負荷を低減せしめることができ、透明電極を著しく低抵抗化することなくクロストーク全体を低減できた。また、電源電圧系を複雑にせず、かつ、駆動系を簡素化できた。

【0120】請求項4の発明では、電着法によって形成したカラーフィルタと組み合わせることで、生産性の良好な、きわめて明るく、発色の優れた、コントラスト比の高いカラー液晶表示装置を達成できた。

【0121】また、本発明はその効果を損しない範囲で他の液晶表示素子に応用できる。

【図面の簡単な説明】

- 【図1】本発明の構成（電着レジスト法）を示す斜視図。
- 【図2】ゴーストの説明図。
- 【図3】(a)～(c)はMLA法での電圧印加方法を説明する概念図及び波形図。
- 【図4】(a)～(c)はアダマール行列を示す説明図。
- 【図5】本発明の画素部分の一部拡大平面図。
- 【図6】本発明の画素部分の一部切断図。
- 【図7】電着法によるカラーフィルタの製造工程を示す説明図。
- 【図8】カラー液晶表示装置の模式図。
- 【図9】顔料分散型カラーフィルタのカラー液晶表示装置の断面図。
- 【図10】単純マトリックスLCDの電極構成と駆動方

向を示す模式図。

【図11】単純マトリックスLCDのロウ波形の変動を示す波形図。

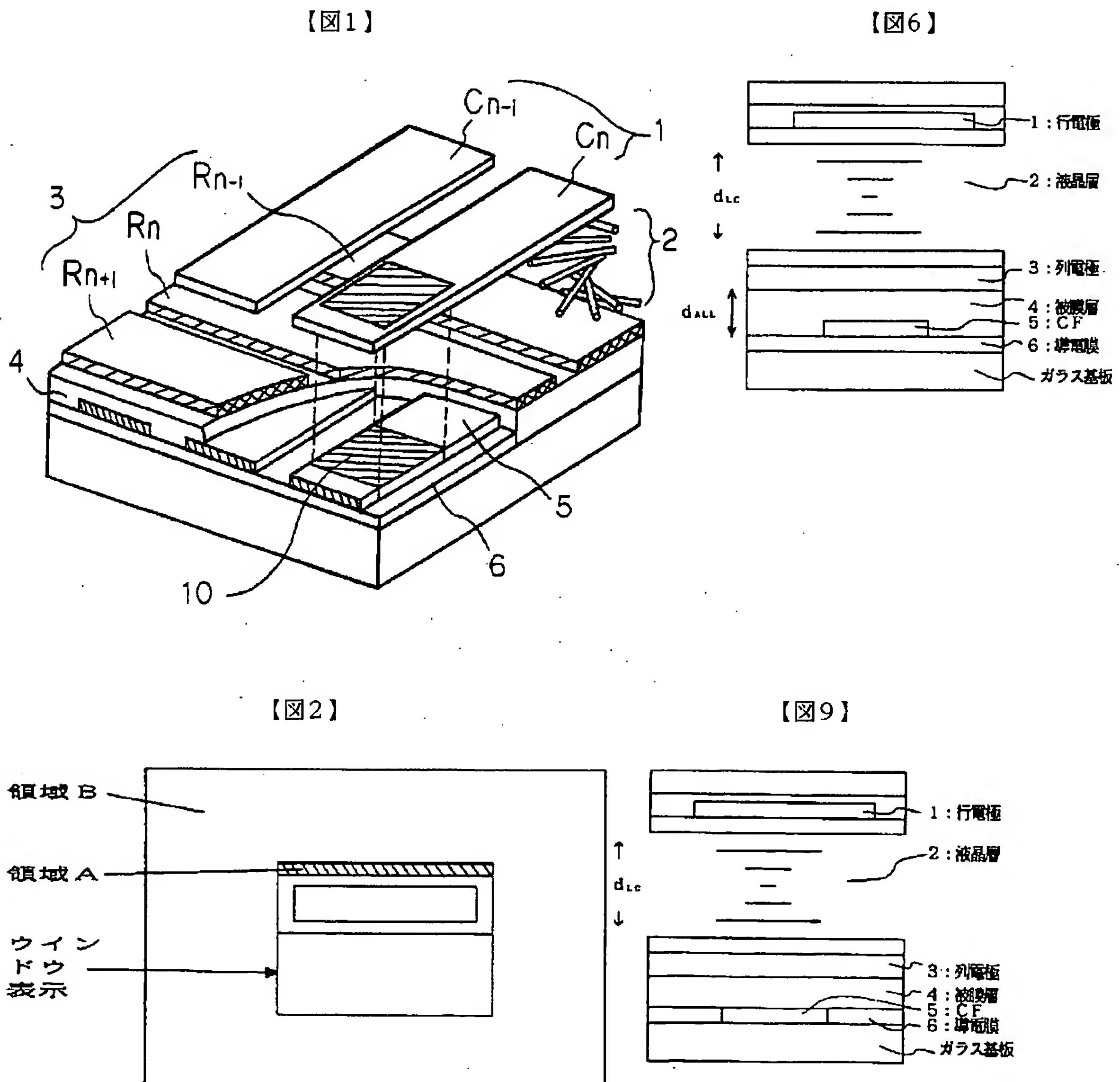
【図12】単純マトリックスLCDのカラム波形の変動を示す波形図。

【図13】本発明の電着レジスト法でカラーフィルタを形成した場合の断面方向の電気等価回路の模式図。

【図14】本発明の別の構成（電着法のカラーフィルタ）を示す斜視図。

【符号の説明】

- 1: 行電極
- 2: 液晶層
- 3: 列電極
- 4: 被膜層
- 5: カラーフィルタ
- 6: 導電層



【図3】

4×4 アダマール行列の例

(A) $\begin{array}{cccc} L=1 & 1 & 1 & 1 \\ L=2 & 1 & -1 & 1 & -1 \\ L=3 & 1 & 1 & -1 & -1 \\ L=4 & 1 & -1 & -1 & 1 \end{array}$

列電板 I 列電板 J

○ オン回路
◎ オフ回路

(a)

列電板 I

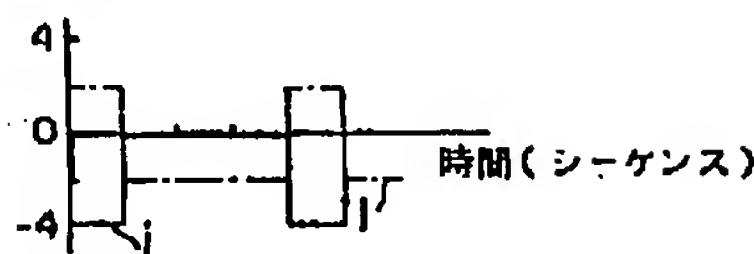
(d) $(-1 \ -1 \ -1 \ -1)$
(v) $(-4 \ 0 \ 0 \ 0)$

列電板 J

(d) $(-1 \ 1 \ 1 \ 1)$
(v) $(2 \ -2 \ -2 \ -2)$

(c)

列電板電圧



【図4】

(a)

$$(A) = \begin{bmatrix} 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \\ 1 & 1 & 1 & 1 \end{bmatrix}$$

$$(y) = (4 \ 0 \ 0 \ 0) \text{ 最大変位}=4$$

(b)

$$(A) = \begin{bmatrix} 1 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\ 1 & -1 & 1 & -1 & 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 & 1 & -1 & -1 & 1 \\ 1 & 1 & 1 & 1 & -1 & -1 & -1 & -1 \\ 1 & -1 & 1 & -1 & -1 & 1 & -1 & 1 \\ 1 & 1 & -1 & -1 & -1 & -1 & 1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \end{bmatrix}$$

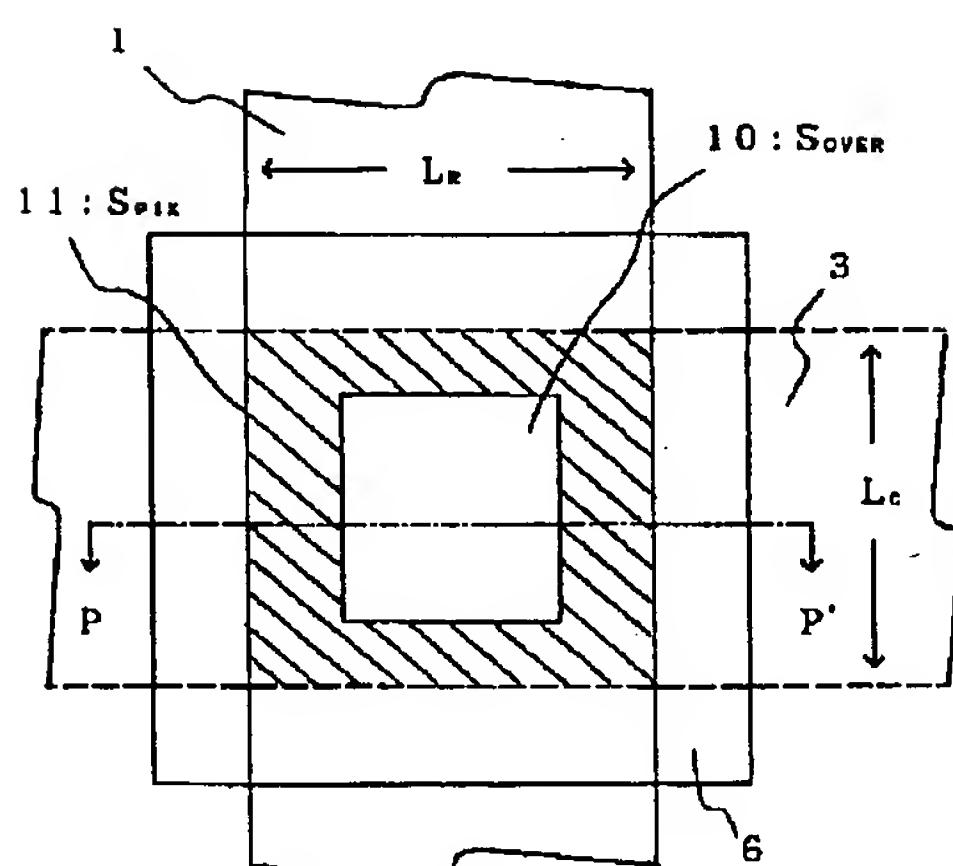
$$(y) = (8 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0 \ 0) \text{ 最大変位}=8$$

(c)

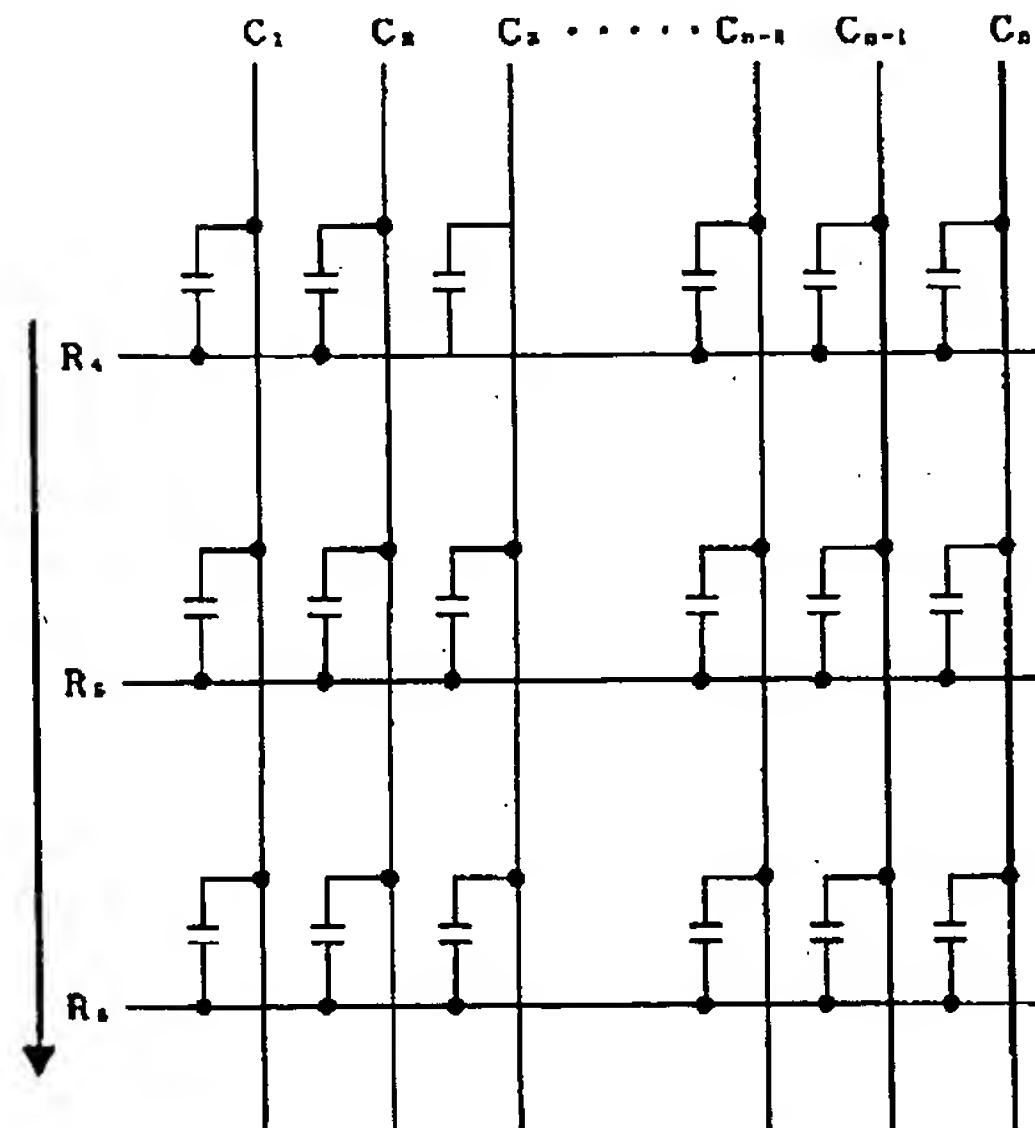
$$(A) = \begin{bmatrix} 1 & -1 & 1 & -1 & 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 \\ 1 & -1 & 1 & 1 & -1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 & -1 & -1 & -1 & 1 \\ 1 & -1 & -1 & 1 & 1 & -1 & 1 & 1 \\ 1 & -1 & -1 & -1 & -1 & 1 & 1 & -1 \\ 1 & 1 & 1 & 1 & 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & -1 & 1 & 1 & 1 & -1 \end{bmatrix}$$

$$(y) = (7 \ -1 \ -1 \ -1 \ -1 \ -1 \ -1 \ -1) \text{ 最大変位}=8$$

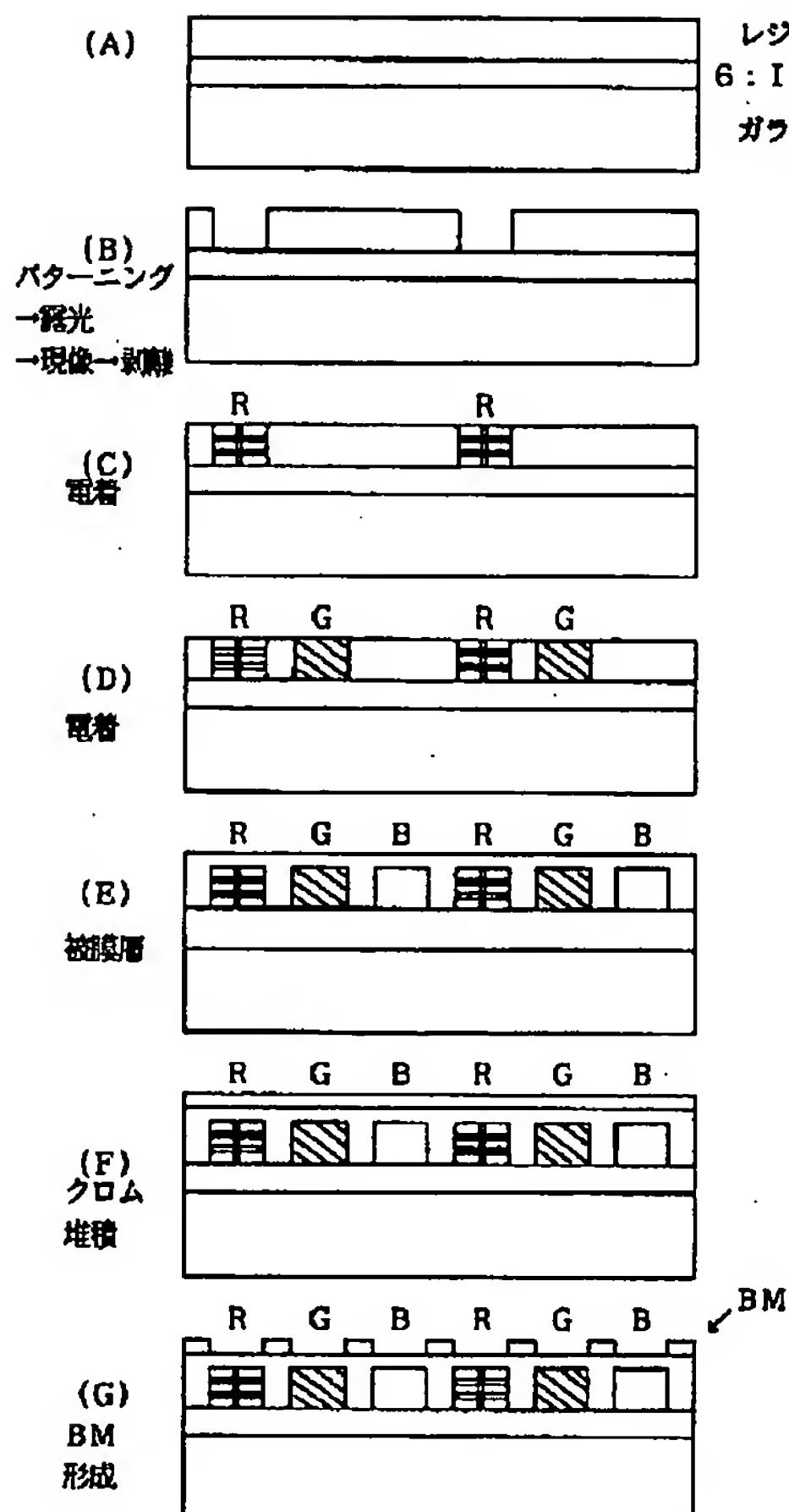
【図5】



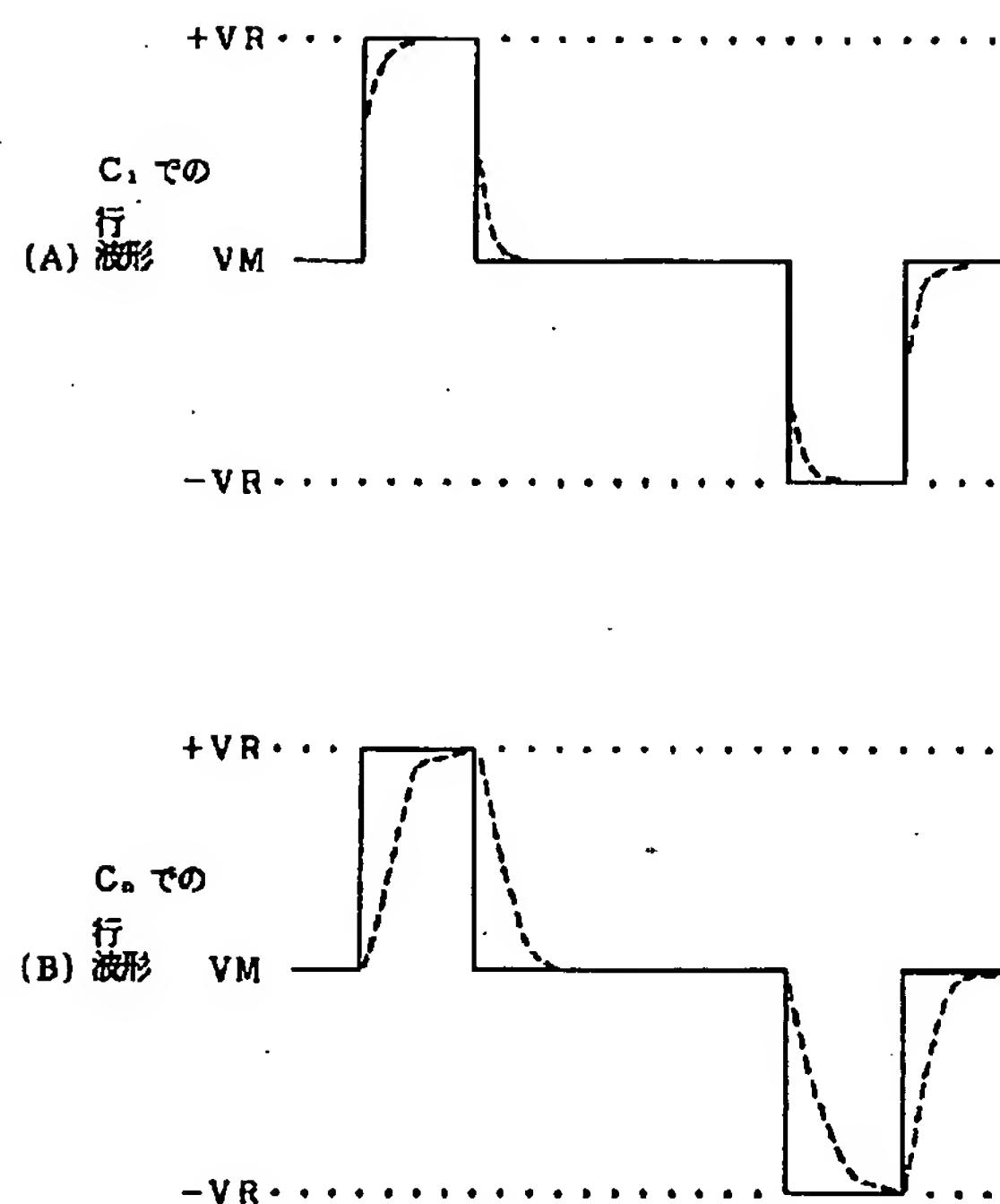
【図10】



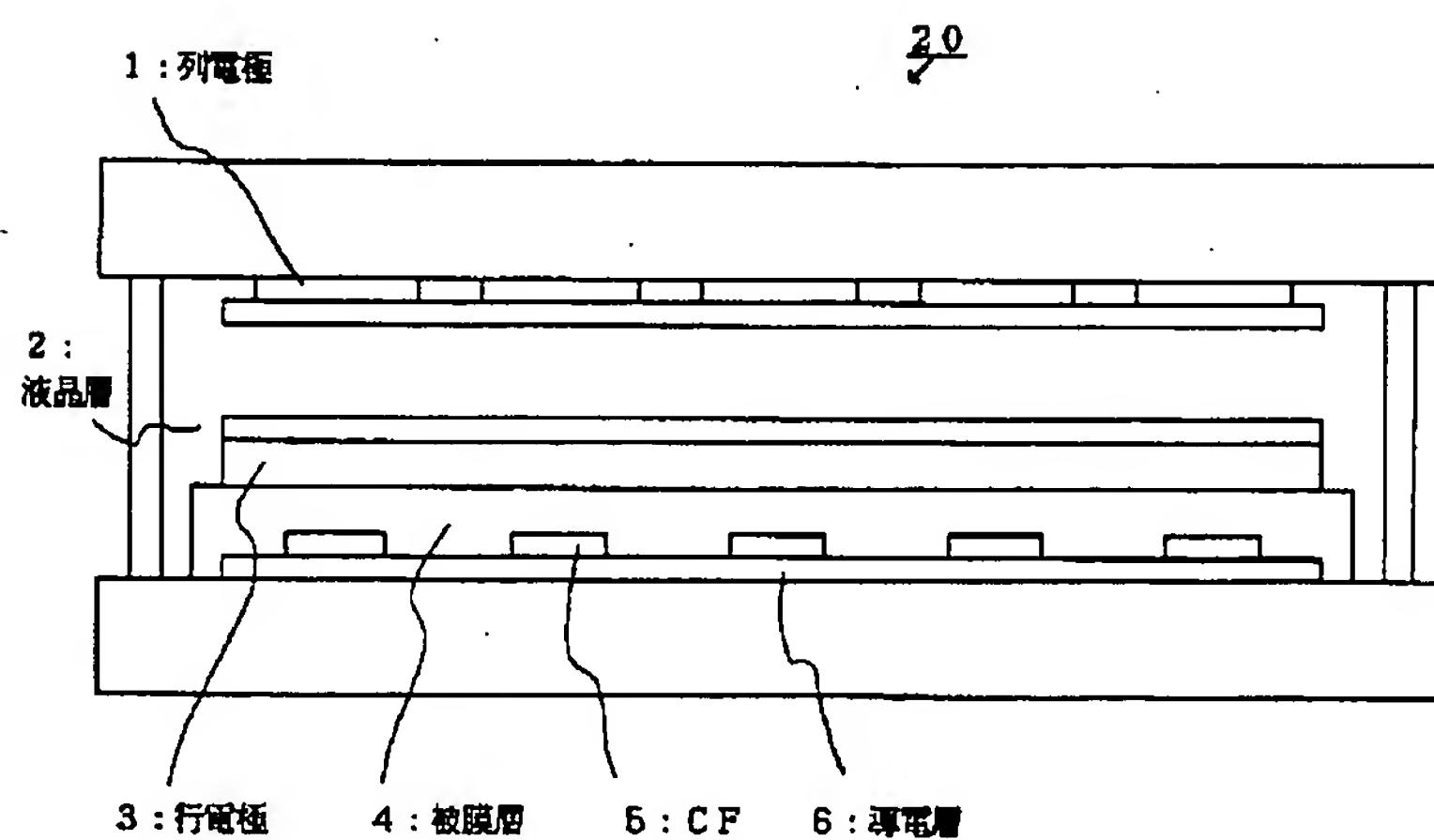
【図7】



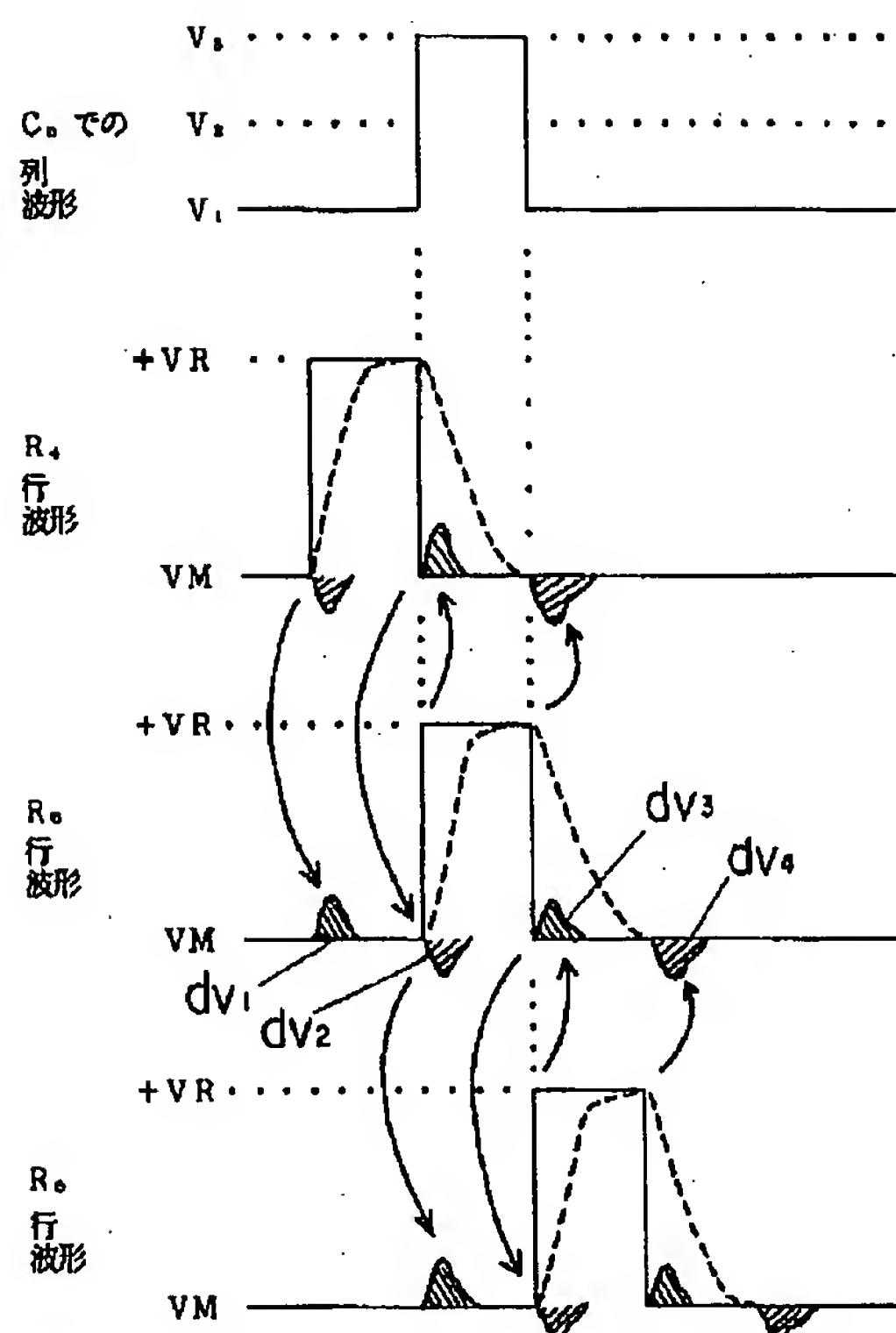
【図11】



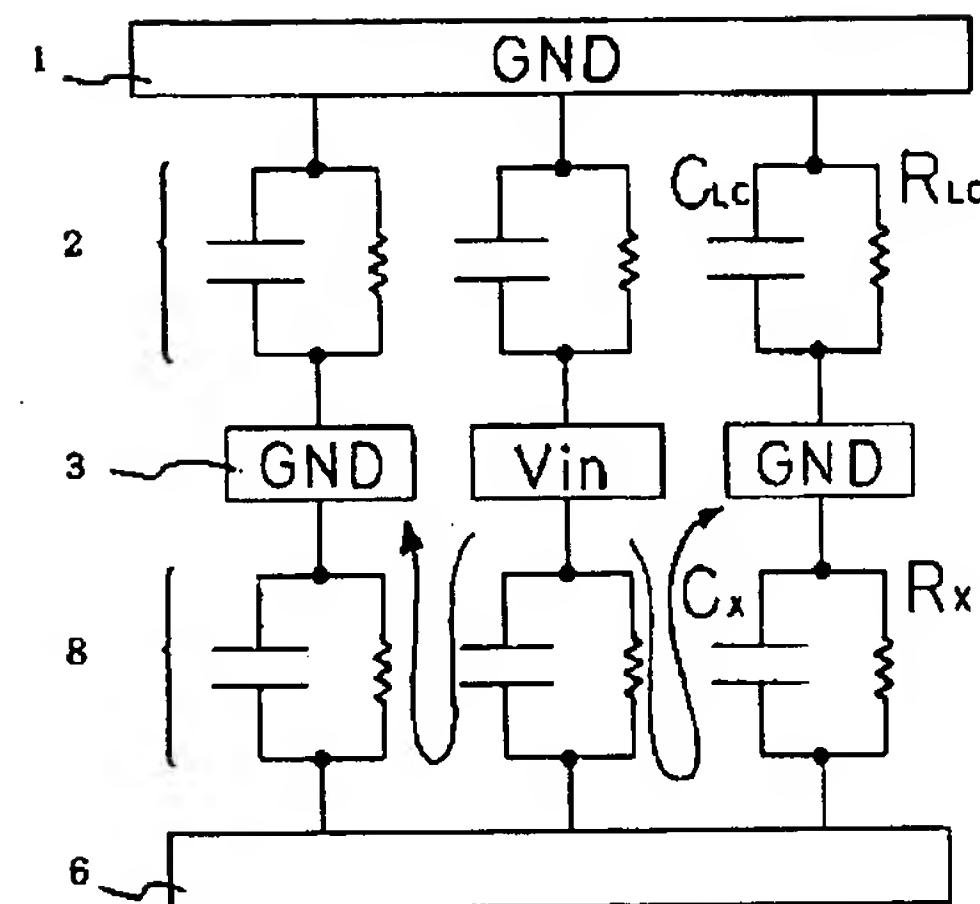
【図8】



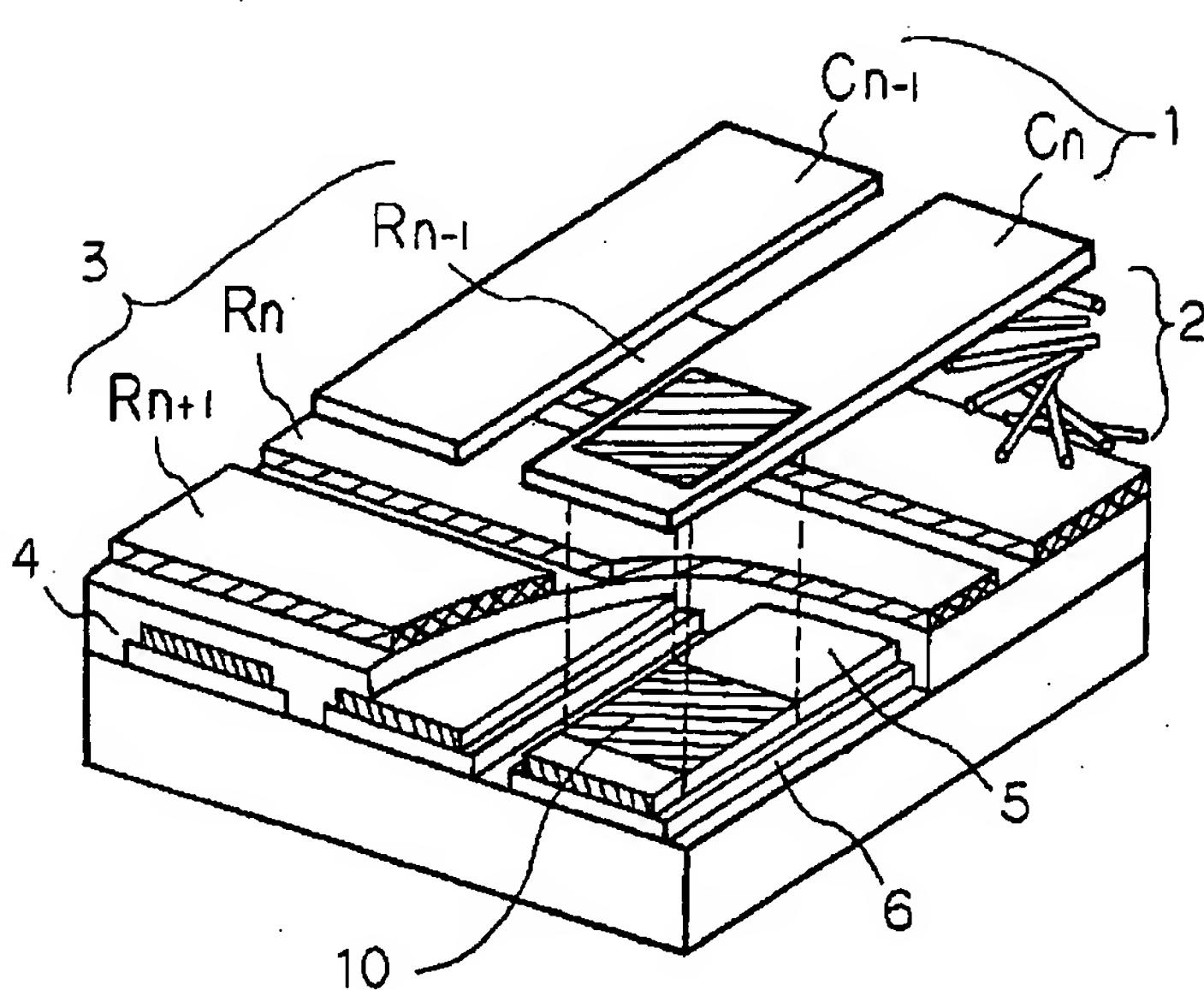
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 平井 良典
神奈川県横浜市神奈川区羽沢町1150番地
旭硝子株式会社中央研究所内

(72)発明者 福井 育
広島県三次市四拾貫町91番地 広島オプト
株式会社内

THIS PAGE BLANK (USPTO)